

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000324080 A**

(43) Date of publication of application: **24.11.00**

(51) Int. Cl.

H04J 11/00

H03M 13/27

(21) Application number: **11130566**

(22) Date of filing: **11.05.99**

(71) Applicant: **MITSUBISHI ELECTRIC CORP**

(72) Inventor: **HAYASHI RYOJI
ISHIZU FUMIO**

(54) **TRANSMITTER AND RECEIVER FOR RADIO
COMMUNICATION SYSTEM AND METHOD FOR
CORRECTING RECEPTION FREQUENCY SHIFT**

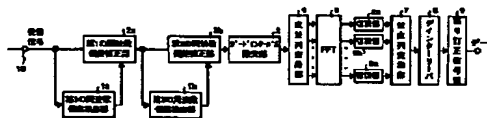
decentralized over the entire burst.

COPYRIGHT: (C)2000,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To detect a reception frequency shift in a relatively short time with high precision by sending a burst signal, which has fixed patterns of one-symbol length successively arranged at the head and the same fixed pattern of one- symbol length arranged at a distance of multiple symbols from the head symbol, to a receiver.

SOLUTION: In the transmission of a transmit data series after error correction encoding, the whole burst is interleaved with time and arranged so that receive data having relatively many errors up to an (n)th symbol and receive data having a relatively small number of errors after the (n)th symbol are rearranged mixedly. A deinterleaver 8 and an error correcting and decoding part 9 are so constituted as to restore the rearranged data. For example, the deinterleaver 8 stores a demodulated data series outputted from a parallel-series conversion part 7 over the burst and rearranges it in the bit order. Consequently, bit errors are



JP 2000-324080 A (Mitsubishi Electric Corporation), Nov. 24, 2000, Translation of a part of description [0004] to [0020], [0048] to [0070] as well as Fig.1, 2, 3, 4, 5, 7, 8 and 9.

[0004]

By way of example, the specification of Japanese Patent Application Laid-Open No. 7-143097 ("OFDM Synchronous Demodulating Circuit") is available as literature relating to a transmitter and receiver that employ the above-mentioned OFDM scheme. Fig. 5 is a block diagram of a conventional transmitter in OFDM. In Fig. 5, reference numeral 100 denotes a transmit-data sequence and 101 a serial/parallel converter. Reference characters 102a, 102b, ..., 102c represent mapping units. Reference numeral 103 denotes an IFFT (Inverse Fast Fourier Transform) unit, 104 a parallel/serial converter and 105 a guard-interval add-on unit.

[0005]

A method of generating an OFDM signal in the above transmitter will be described next. First, the transmit-data sequence 100 in the transmitter undergoes a serial-to-parallel conversion in the serial/parallel converter 101. Specifically, the sequence is converted to parallel data sequences for each of N (where N is an integer)-number of subcarriers. Upon receiving the parallel data sequences, the mapping units map the data sequences of the individual subcarriers to signal points by a modulation scheme such as QPSK (Quaternary Phase Shift Keying) or 16 QAM (Quadrature Amplitude Modulation).

[0006]

The inverse fast Fourier transform unit 103 subjects the signal points of the plurality of subcarriers to an inverse fast Fourier transform to render these signals into time-series signals. Upon receiving these time-series signals, the parallel/serial converter 104 converts the time-series signals to a serial data stream. Upon receiving the serial time-series signal, the guard-interval add-on unit 105 reproduces part of the latter half of the time-series signal and places this portion at the beginning of the time-series signal as a guard interval.

[0007]

Fig. 6 shows an OFDM signal generated by the method described above. The signal downstream of the output of each mapping unit will be a complex baseband signal. For the sake of simplicity, however, the signal is expressed without being divided it into I and Q signals.

Further, the complex baseband signal that is output from the guard-interval add-on unit 105 is orthogonally modulated by an orthogonal modulator or the like, and the modulated signal is output from the transmitter, though this circuitry is not shown.

[0008]

Thus, in the conventional transmitter that employs OFDM, the OFDM signal (OFDM symbol) is a cyclic signal obtained by adding on a part of the OFDM signal as a guard interval. The conventional receiver, therefore, which will be described later,

detects a frequency deviation in the receive signal by using this property.

[0009]

Fig. 7 is a block diagram of a conventional receiver in an OFDM system. In Fig. 7, reference numeral 110 denotes a receive complex-baseband signal that has been obtained by orthogonally demodulating a receive signal using an orthogonal modulator (not shown); 111 a frequency deviation detector; 112 a frequency deviation compensating unit; 113 a guard-interval removal unit; 114 a serial/parallel converter; 115 an FFT (Fast Fourier Transform) unit; 116a, 116b, ... 116c demodulators; and 117 a parallel/serial converter.

[0010]

A method of detecting the receive frequency deviation and a method of eliminating the detected frequency deviation in the above-mentioned receiver will now be described. In the receiver described above, the complex baseband signal 110 is received by the frequency deviation detector 111. The first step is to execute processing that will detect the frequency deviation of this signal. Fig. 8 is a diagram illustrating in detail the internal structure of the frequency deviation detector 111.

[0011]

By way of example, in Fig. 8, a 1-symbol delay circuit 121 delays the receive complex baseband signal 110 by the time T of one valid OFDM symbol. A complex-conjugate calculation circuit 122 calculates the complex conjugate of the delayed receive complex baseband signal 110, and a multiplier circuit 123 multiplies the received complex baseband signal 110 by the output of the complex-conjugate calculation circuit 122. A register 124 stores the output of the multiplier circuit 123 over the length of the guard interval, and an adder circuit 125 adds the outputs of the register 124. An accumulating circuit 126 accumulates the output of the adder circuit 125 symbol by symbol. An argument calculation circuit 127 extracts the argument from the result of accumulation by the accumulating circuit 126, i.e., extracts the amount of phase shift that occurs per sample time (T/N), this being caused by the frequency deviation.

[0012]

The principle of frequency-deviation detection in the frequency deviation detector 111 will now be described. First, if noise and receive frequency deviation are absent, the following equation will hold within the guard interval:

$$x(t+T) = x(t) \quad (1)$$

where $0 \leq T \leq T_g$ holds, T represents the length of the valid OFDM symbol, and T_g represents the length of the guard interval.

[0013]

If a receive frequency deviation Δf exists, however, the phase of the receive signal will rotate by $2\pi \Delta f T$ in time T , and therefore the relation involving the signal within the guard interval will become as follows:

$$x(t+T) = x(t)e^{j2\pi \Delta f T} \quad (2)$$

[0014]

Accordingly, the receive signal within the guard interval is delayed by the valid OFDM symbol length T and then the complex conjugate is used to multiply the receive signal at the tail-end portion of the OFDM symbol, thereby making it possible to detect the receive frequency deviation Δf . That is, Equations (3) and (4) below hold.

$$|x(t)|^2 e^{j2\pi\Delta f T} = x(t+T) \times \text{conj}\{x(t)\} \quad (3)$$

$$\Delta f = \arg[x(t+T) \times \text{conj}\{x(t)\}]/2\pi \quad (4)$$

where $\text{conj}()$ represents a function that takes on the complex conjugate within the parentheses, and \arg represents a function that takes on the argument within the parentheses. It should be noted that since the actual receive signal contains noise, the frequency deviation is found as indicated by Equation (5) from a value obtained by integrating the value of Equation (3) within the guard interval, namely from a complex correlation of the guard interval.

[0015]

$$\Delta f = \arg\left[\sum_{t=0}^{i=T_g} \{x(t+T) \times \text{conj}(x(t))\}\right]/2\pi \quad (5)$$

[0016]

The foregoing is the principle of frequency-deviation detection. It should be noted that although the output of the adder circuit 125 is a complex correlation of the guard interval, the accumulating circuit 126 in the conventional frequency deviation detector 111 further sums this symbol by symbol to raise the accuracy of detection.

[0017]

Next, the frequency deviation compensating unit 112 in the receiver executes processing to eliminate the frequency deviation, which has been detected by the frequency deviation detector 111, from the complex baseband signal 110. Fig. 9 is a diagram illustrating in detail the internal structure of the frequency deviation compensating unit 112. By way of example, reference numeral 131 in Fig. 9 denotes an accumulating circuit for calculating the amount of sample-by-sample phase shift of the received complex baseband signal 110 by accumulating the amount of phase shift per sample time, i.e., per T/N , and reference numeral 132 denotes a phase compensating circuit for rotating, in the reverse direction, the argument of the complex baseband signal 110 by an amount equivalent to the phase that is output from the accumulating circuit 131.

[0018]

The complex baseband signal from which the frequency deviation has been eliminated by the frequency deviation compensating unit 112, which is constructed as set forth above, next has the guard interval removed by the guard-interval removal unit 113. The resultant signal is then converted to N -number of time-series signals by the serial/parallel converter 114. After the conversion, the fast Fourier transform unit 115 subjects the time-series signals to a fast Fourier transform to convert these signals to signals of N -number of subcarriers.

[0019]

The demodulators 116a, 116b, ... 116c, which perform demodulation subcarrier by subcarrier, demodulate the parallel signals of the individual subcarriers based upon a modulation scheme such as QPSK or 16 QAM. Finally, the parallel/serial converter 117 converts the demodulated data of the individual subcarriers to a serial time series and outputs the same.

[0020]

Thus, the receiver in a conventional OFDM system utilizes guard-interval correlation and accumulates the output of a multiplier over the length of the guard interval to reduce the effects of noise, thereby detecting receive frequency deviation. Further, since the guard interval has a length that is only a fraction of the length of the OFDM symbol, the accuracy of detection can be improved by accumulating correlation values symbol by symbol.

[0048]

By way of example, a transmitter according to the present invention that employs an OFDM scheme comprises the serial/parallel converter 101, the mapping units 102a, 102b, ..., 102c, the IFFT (Inverse Fast Fourier Transform) unit 103, the parallel/serial converter 104 and the guard-interval add-on unit 105, in a manner similar to that of the prior art described above.

[0049]

Fig. 1 illustrates the burst format of an OFDM signal produced by the transmitter of the present invention. The method of generating the OFDM signal in this transmitter will now be described. First, the transmit-data sequence 100 in the transmitter is converted to parallel data sequences for each of N (where N is an integer)-number of subcarriers by the serial/parallel converter 101. Upon receiving the parallel data sequences, the mapping units map the data sequences of the individual subcarriers to signal points by a modulation scheme such as QPSK (Quaternary Phase Shift Keying) or 16 QAM (Quadrature Amplitude Modulation).

[0050]

The inverse fast Fourier transform unit 103 thenceforth subjects the signal points of the plurality of subcarriers to an inverse fast Fourier transform to render these signals into time-series signals. Upon receiving these time-series signals, the parallel/serial converter 104 converts the time-series signals to a serial data stream. Upon receiving the serial time-series signal, the guard-interval add-on unit 105 reproduces part of the latter half of the time-series signal and places this portion at the beginning of the time-series signal as a guard interval. A fixed-pattern add-on unit (not shown) places a plurality of fixed patterns in this time-series signal at prescribed positions thereof.

[0051]

As a result, the OFDM signal transmitted by the transmitter of the present invention is such that two fixed patterns each having a length of one symbol are disposed

successively at the leading end of the burst signal, one identical fixed pattern having a length of one symbol is disposed at the middle of the burst, i.e., at a position having a distance of n (where n is an integer) symbols from the leading-end symbol, and a plurality of other identical fixed patterns are disposed in the burst signal.

[0052]

The signal downstream of the output of each mapping unit will be a complex baseband signal. For the sake of simplicity, however, the signal is expressed without being divided into I and Q signals. Further, the complex baseband signal that is output from the guard-interval add-on unit 105 is orthogonally modulated by an orthogonal modulator or the like, and the modulated signal is output from the transmitter, though this circuitry is not shown.

[0053]

Next, the structure of a receiver according to the present invention that employs OFDM, a method of detecting receive frequency deviation and a method of eliminating the detected frequency deviation will be described in accordance with the drawings. It should be noted that the receiver according to the present invention detects receive frequency deviation using the properties of the OFDM signal described above.

[0054]

Fig. 2 is a block diagram illustrating the structure of a receiver according to the present invention. In Fig. 2, reference numeral 10 denotes a receive complex-baseband signal that has been obtained by orthogonally demodulating the receive signal using an orthogonal modulator (not shown); 1a a frequency deviation detector; 1b a second frequency deviation detector; 2a a first frequency deviation compensating unit; 2b a second frequency deviation compensating unit; 3 a guard-interval removal unit; 4 a serial/parallel converter; 5 an FFT (Fast Fourier Transform) unit; 6a, 6b, ... 6c demodulators; 7 a parallel/serial converter; 8 a deinterleaver; and 9 an error correcting decoder. The guard-interval removal unit 3, serial/parallel converter 4, fast Fourier transform unit 5, demodulators 6a, 6b, ... 6c and parallel/serial converter 7 are similar to those of the prior art set forth above and will not be described again.

[0055]

First, the first frequency deviation detector 1a detects the receive frequency deviation by calculating the correlation between signals spaced apart by a distance of one symbol in the receive complex-baseband signal 10, i.e., between the leading-end identical fixed patterns shown in Fig. 1, over a length of one symbol.

[0056]

The operation of the first frequency deviation detector 1a will now be described. Fig. 3 is a block diagram illustrating in detail the internal structure of the first frequency deviation detector 1a. By way of example, in Fig. 3, a 1-symbol delay circuit 11 delays the receive complex baseband signal 10 by the time T of one symbol. A complex-conjugate calculation

circuit 12 calculates the complex conjugate of the delayed receive complex baseband signal 10, and a multiplier circuit 13 multiplies the received complex baseband signal 10 by the output of the complex-conjugate calculation circuit 12. A register 14 stores the output of the multiplier circuit 13 over the length of the one symbol, and an adder circuit 15 adds and correlates the outputs of the register 14. An argument calculation circuit 16 extracts the argument from the correlation values of the leading-end symbols output from the adder circuit 15, i.e., extracts the amount of phase shift that occurs per sample time (T/N), this being caused by the frequency deviation.

[0057]

Thus, the first frequency deviation detector 1a according to the present invention is characterized by the fact that the 1-symbol delay circuit 11 delays the receive signal by the length (T) of one symbol, and by the fact that the register 14 stores the output of the multiplier circuit 13 over the length (T) of one symbol and the adder circuit 15 adds and correlates the results of multiplication over the length (T) of one symbol. That is, the frequency deviation detected by the first frequency deviation detector 1a shown in Fig. 2 is found from the result of adding the results of multiplication over the length of one symbol and correlating the same. This means that the first frequency deviation detector 1a adds twice the number of items of data as compared with the prior art (shown in Fig. 10).

[0058]

Accordingly, even if the receive signal contains noise, the first frequency deviation detector 1a is capable of adding a large number of items of data and therefore can reduce the effects of such noise and raise the precision of the frequency deviation as well. In other words, the frequency deviation estimated at the leading end of the burst takes on a more accurate value in comparison with the frequency deviation estimated in the prior art.

[0059]

The first frequency deviation compensating unit 2a in the receiver according to the present invention eliminates frequency deviation up to the next fixed pattern, which is spaced n symbols away in the burst signal, using the frequency deviation that has been detected by the first frequency deviation detector 1a.

[0060]

Next, the second frequency deviation detector 1b in the receiver calculates, over the length of one symbol, the correlation of the signal spaced n symbols away using the receive baseband signal from which frequency deviation has been roughly eliminated (see the operation of first frequency deviation compensating unit 2a described earlier), thereby detecting the remaining frequency deviation of the receive baseband signal output by the first frequency deviation compensating unit 2a.

[0061]

The operation of the second frequency deviation detector

1b of the present invention will now be described. Fig. 4 is a diagram illustrating in detail the internal structure of the second frequency deviation detector 1b according to the present invention. Components identical with those of the first frequency deviation detector 1a described earlier are designated by like reference characters and need not be described again. In Fig. 4, an n-symbol delay circuit 11a delays the receive complex baseband signal from the first frequency deviation compensating unit 2a by the time period (nT) of n symbols.

[0062]

A fixed pattern of one symbol length identical with the fixed pattern at the leading end has been placed at the (n+1)th symbol of the burst signal, namely at a position that is n symbols distant from the fixed pattern at the leading end. The second frequency deviation detector 1b detects the frequency deviation by utilizing the correlation between the fixed pattern of the (n+1)th symbol of the burst signal and the fixed pattern of the symbol at the leading end of the burst signal.

[0063]

Thus, the second frequency deviation detector 1b delays, by n symbols, the receive signal from which frequency deviation has been roughly eliminated by the first frequency deviation compensating unit 2a, thereby obtaining correlation with respect to the symbol (fixed pattern) spaced n symbols away from the symbol at the leading end and detecting the frequency deviation. Consequently, if the remaining receive frequency deviation is Δf , for example, then the phase of the receive signal will be rotated by $2n\pi\Delta fT$ over time nT , which is the duration of n symbols. In other words, the second frequency deviation detector 1b can detect phase rotation at n times the number of intervals of the first frequency deviation detector 1a and can detect frequency deviation at n times the accuracy.

[0064]

As a result, the second frequency deviation detector 1b can reduce the effects of noise to $1/n$ in comparison with the first frequency deviation detector 1a and can, in turn, improve greatly the precision of frequency deviation. That is, the frequency deviation estimated at the middle of the burst takes on a more accurate value in the second frequency deviation detector 1b.

[0065]

In the receiver according to the present invention, the second frequency deviation compensating unit 2b eliminates frequency deviation in the burst signal from the (n+1)th symbol onward using the frequency deviation detected by the second frequency deviation detector 1b.

[0066]

The complex baseband signal from which the frequency deviation has thus been eliminated by the two frequency deviation compensators next has the guard interval removed by the guard-interval removal unit 3. The resultant signal is then converted to N-number of time-series signals by the serial/parallel converter 4. After the conversion, the fast

Fourier transform unit 5 subjects the time-series signals to a fast Fourier transform to convert these signals to signals of N-number of subcarriers.

[0067]

The demodulators 116a, 116b, ... 116c, which perform demodulation subcarrier by subcarrier, demodulate the parallel signals of the individual subcarriers based upon a modulation scheme such as QPSK or 16 QAM. After demodulation is performed, the parallel/serial converter 117 converts the demodulated data of the individual subcarriers to a serial time series and outputs the same.

[0068]

In the above-described frequency-deviation detecting method and compensation scheme, compensation is applied based upon a frequency deviation of poor accuracy (i.e., one corresponding to the frequency deviation detected by the first frequency deviation detector 1a) detected using the leading symbol of the burst signal up to the nth symbol of the burst signal, and hence there is the possibility that the receive error rate will be inferior in comparison with that of the (n+1)th symbol onward.

[0069]

Accordingly, the receiving apparatus of the present invention is such that in a case where a transmit data sequence is subjected to error correction encoding and then transmitted, time interleaving is applied over the entire burst and the order of the data is rearranged so as to mix together receive data of comparatively large error prevailing up to the nth symbol and receive data of comparatively small error up to the (n+1)th symbol. In other words, the data is transmitted by the transmitter while being interleaved.

[0070]

The deinterleaver 8 and error correcting decoder 9 shown in Fig. 2 are for the purpose of executing processing to restore the data, which has been rearranged as described above, to its original form. For example, the deinterleaver 8 accumulates the demodulated data stream, which is output from the parallel/serial converter 7, over the burst and rearranges the order of (i.e., deinterleaves) the bits. As a result, bit error, which otherwise might concentrate in the first half of the burst, is dispersed over the entirety of the burst. Further, the error correcting decoder 9 corrects the error dispersed by the deinterleaver 8. As a result, it is possible to prevent a decline in the accuracy of processing for decoding the error correction code, such decline in accuracy being caused by concentration of bit error.

FIG. 1

A...1 SYMBOL

B...n SYMBOLS

C...FIXED PATTERN

D...DATA

FIG. 2

1a...FIRST FREQUENCY DEVIATION DETECTOR

1b...SECOND FREQUENCY DEVIATION DETECTOR
2a...FIRST FREQUENCY DEVIATION COMPENSATING UNIT
2b...SECOND FREQUENCY DEVIATION COMPENSATING UNIT
3...GUARD-INTERVAL REMOVAL UNIT
4...SERIAL/PARALLEL CONVERTER
6a...6c...DEMULATOR
7...PARALLEL/SERIAL CONVERTER
8...DEINTERLEAVER
9...ERROR CORRECTING DECODER
10...RECEIVE SIGNAL
A...DATA

FIG. 3

10...RECEIVE SIGNAL
11...1-SYMBOL DELAY CIRCUIT
12...COMPLEX-CONJUGATE CALCULATION CIRCUIT
A...1 SYMBOL EQUIVALENT
B...FREQUENCY DEVIATION

FIG. 4

11a...n-SYMBOL DELAY CIRCUIT
12...COMPLEX-CONJUGATE CALCULATION CIRCUIT
A...RECEIVE SIGNAL
B...1 SYMBOL EQUIVALENT
C...FREQUENCY DEVIATION

FIG. 5

100...TRANSMIT DATA SEQUENCE
101...SERIAL/PARALLEL CONVERTER
102a, 102b, 102c...MAPPING UNIT
104...PARALLEL/SERIAL CONVERTER
105...GUARD-INTERVAL ADD-ON UNIT

FIG. 7

110...RECEIVE SIGNAL
111...FREQUENCY DEVIATION DETECTOR
112...FREQUENCY DEVIATION COMPENSATING UNIT
113...GUARD-INTERVAL REMOVAL UNIT
114...SERIAL/PARALLEL CONVERTER
116a, 116b, 116c...DEMULATOR
117...PARALLEL/SERIAL CONVERTER
A...DATA

FIG. 8

110...RECEIVE SIGNAL
121...1-SYMBOL DELAY CIRCUIT
122...COMPLEX-CONJUGATE CALCULATION CIRCUIT
126...1-SYMBOL DELAY CIRCUIT
A...EQUIVALENT TO GUARD-INTERVAL LENGTH

FIG. 9

A...RECEIVE SIGNAL
B...FREQUENCY DEVIATION

FIG. 1

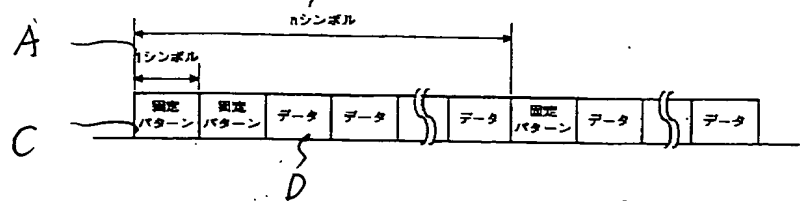


FIG. 2

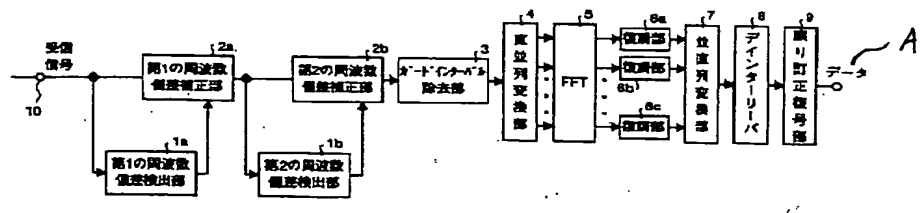


FIG. 3

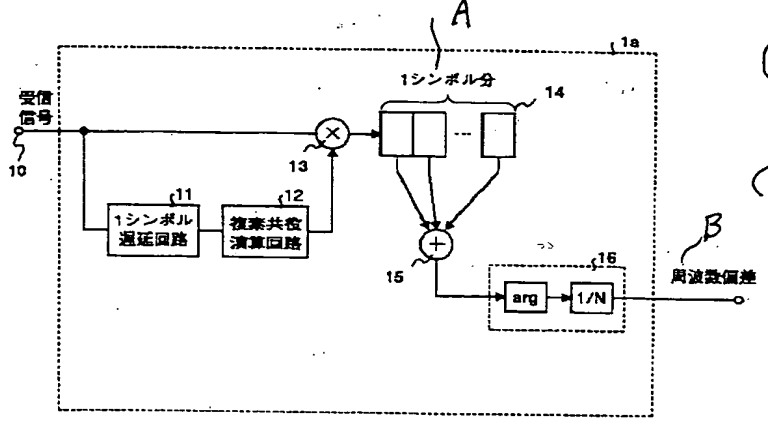


FIG. 9

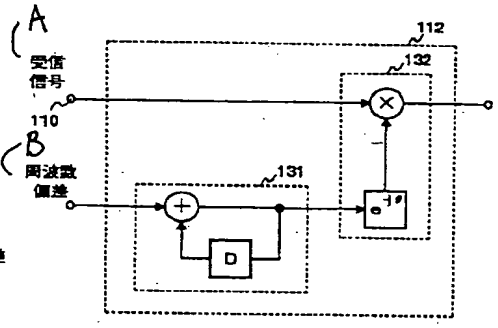


FIG. 5

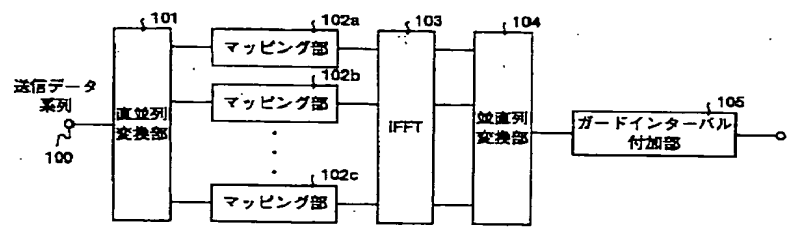


FIG. 4

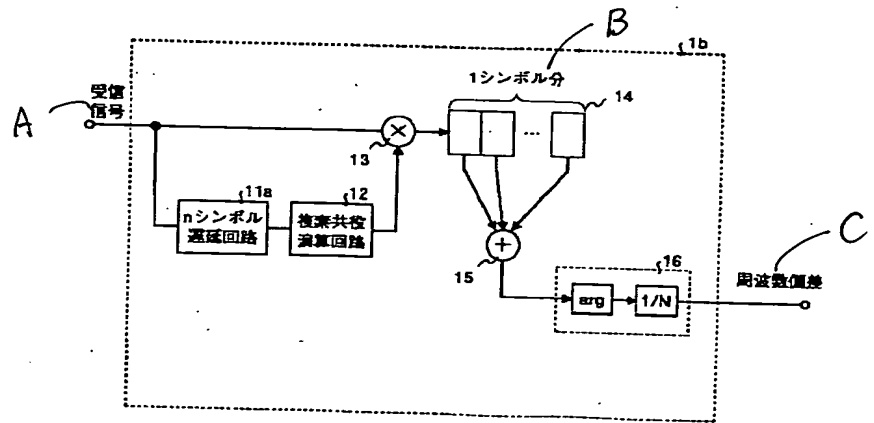


FIG. 7

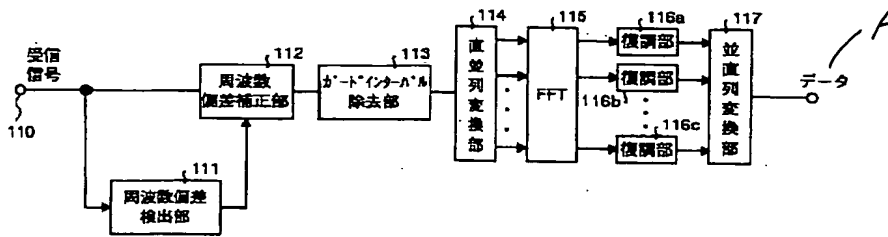
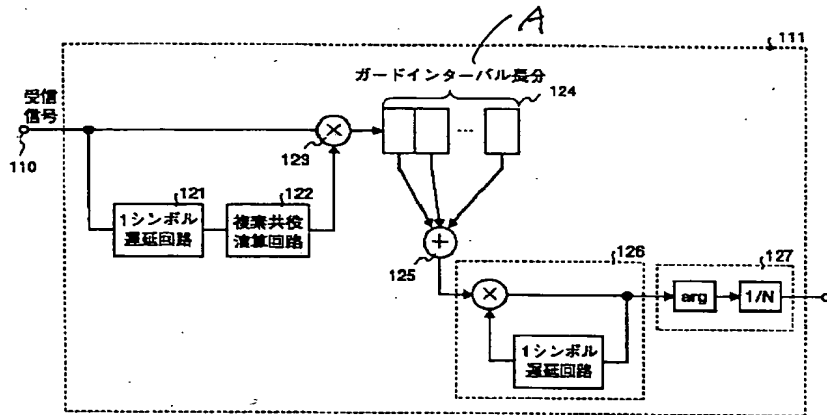


FIG. 8



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2000-324080
(P2000-324080A)

(43)公開日 平成12年11月24日(2000. 11. 24)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト*(参考)
H 0 4 J 11/00		H 0 4 J 11/00	Z 5 J 0 6 5
H 0 3 M 13/27		H 0 3 M 13/22	5 K 0 2 2

審査請求 未請求 請求項の数9 O L (全 12 頁)

(21)出願番号 特願平11-130566

(22)出願日 平成11年5月11日(1999. 5. 11)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 林 亮司

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72)発明者 石津 文雄

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74)代理人 100089118

弁理士 酒井 宏明

Fターム(参考) 5J065 A403 A403 A402 A406 A406

5K022 D400 D413 D417 D419 D422

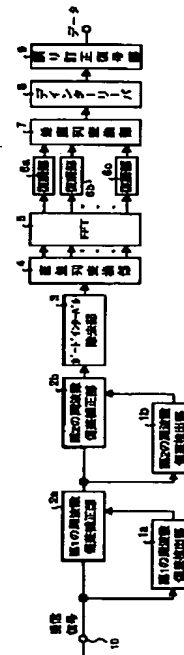
D434 D442

(54)【発明の名称】 無線通信システム用送信機および受信機、ならびに受信周波数偏差の補正方法

(57)【要約】

【課題】 受信周波数偏差の検出を比較的短時間で高精度に行うことができ、さらに、受信バースト全体のビット誤り率の劣化を防ぐことができる無線通信システム用受信機を得ること、およびその受信周波数偏差の補正方法を得ること。

【解決手段】 二つの連続する固定パターンを用いて1シンボル長にわたる相関をとることにより、周波数偏差を検出する第1のステップと、前記バースト信号から、前記第1のステップにて検出された周波数偏差を除去する第2のステップと、2つの連続していない固定パターンを用いて1シンボル長にわたる相関をとることにより、残留周波数偏差を検出する第3のステップと、前記第2のステップにて除去されたバースト信号から、前記第3のステップにて検出された残留周波数偏差を除去する第4のステップにより、受信周波数偏差の補正を行う。



【特許請求の範囲】

【請求項1】 受信機に対して複数シンボルからなるバースト信号を送信する送信機において、

先頭に1シンボル長の固定パターンを連続して配置し、さらに、先頭シンボルから複数シンボル離れた位置に、1シンボル長の同一固定パターンを配置するバースト信号を、受信機に対して送信することを特徴とする無線通信システム用送信機。

【請求項2】 さらに前記固定パターンの他に、少なくとも一つの同一固定パターンをバースト信号内に配置することを特徴とする請求項1に記載の無線通信システム用送信機。

【請求項3】 バースト信号全体に時間インターリーブをかけることにより、前記先頭シンボルから複数シンボル離れた位置までのバースト信号のデータと、それ以降バースト信号のデータと、が交じり合うように順番を並べ替えることを特徴とする請求項1または2に記載の無線通信システム用送信機。

【請求項4】 受信信号から周波数偏差の検出および除去を行う無線通信システム用受信機において、

先頭に1シンボル長の固定パターンが連続して配置され、さらに、先頭シンボルから複数シンボル離れた位置に1シンボル長の同一固定パターンが配置されたバースト信号を入力し、先頭シンボルを1シンボル長だけ遅延させ、その後、二つの連続する固定パターンを用いて1シンボル長にわたる相関をとることにより、周波数偏差を検出する第1の周波数偏差検出手段と、

前記バースト信号から、前記第1の周波数偏差検出手段にて検出された周波数偏差を除去する第1の周波数偏差除去手段と、

前記第1の周波数偏差除去手段にて除去されたバースト信号を入力し、先頭シンボルを前記複数シンボル離れた固定パターンまで遅延させ、その後、二つの固定パターンを用いて1シンボル長にわたる相関をとることにより、残留周波数偏差を検出する第2の周波数偏差検出手段と、

前記第1の周波数偏差除去手段にて除去されたバースト信号から、前記第2の周波数偏差検出手段にて検出された残留周波数偏差を除去する第2の周波数偏差除去手段と、

を備えることを特徴とする無線通信システム用受信機。

【請求項5】 前記第2の周波数偏差検出手段および前記第2の周波数偏差除去手段の組み合わせを、少なくとも一つ備えることにより、前記固定パターンに加えてさらに少なくとも1つの同一固定パターンが配置されたバースト信号を受信した場合に、さらに残留する周波数偏差を検出し、その後、受信した信号からその残留周波数偏差を除去することを特徴とする請求項4に記載の無線通信システム用受信機。

【請求項6】 前記周波数偏差が除去され、さらに復調

されたデータ列を、バースト信号全体にわたりデインターリーブすることにより、データの並び替えを行う並べ替え手段と、

前記並べ替え手段にて分散された誤りを訂正する誤り訂正手段と、

をさらに備えることを特徴とする請求項4または5に記載の無線通信システム用受信機。

【請求項7】 先頭に1シンボル長の固定パターンが連続して配置され、さらに、先頭シンボルから複数シンボル離れた位置に1シンボル長の同一固定パターンが配置されたバースト信号を入力し、先頭シンボルを1シンボル長だけ遅延させ、その後、二つの連続する固定パターンを用いて1シンボル長にわたる相関をとることにより、周波数偏差を検出する第1のステップと、

前記バースト信号から、前記第1のステップにて検出された周波数偏差を除去する第2のステップと、

前記第1のステップにて除去されたバースト信号を入力し、先頭シンボルを前記複数シンボル離れた固定パターンまで遅延させ、その後、二つの固定パターンを用いて1シンボル長にわたる相関をとることにより、残留周波数偏差を検出する第3のステップと、

前記第2のステップにて除去されたバースト信号から、前記第3のステップにて検出された残留周波数偏差を除去する第4のステップと、

を含むことを特徴とする受信周波数偏差の補正方法。

【請求項8】 前記第3のステップおよび前記第4のステップの組み合わせを、少なくとも一つ含むことにより、前記固定パターンに加えてさらに少なくとも1つの同一固定パターンが配置されたバースト信号を受信した場合に、さらに残留する周波数偏差を検出し、その後、受信した信号からその残留周波数偏差を除去することを特徴とする請求項7に記載の受信周波数偏差の補正方法。

【請求項9】 前記周波数偏差が除去され、さらに復調されたデータ列を、バースト信号全体にわたりデインターリーブすることにより、データの並び替えを行う並べ替えステップと、

前記並べ替えステップにて分散された誤りを訂正する誤り訂正ステップと、

をさらに含むことを特徴とする請求項7または8に記載の受信周波数偏差の補正方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、無線通信システム用の受信機に関するものであり、特に、受信信号から周波数偏差を精度よく検出し、さらにその後、検出した周波数偏差の補正を行う無線通信システム用受信機、およびその補正方法に関するものである。

【0002】

【従来の技術】以下、従来の無線通信システム用受信機

10

20

30

40

50

による受信周波数偏差の補正方法について説明する。無線通信においては、送信機および受信機における局部発振器の周波数誤差により、受信信号が周波数偏差を含んでいる。そして、デジタル無線通信の場合においては、受信信号に周波数偏差があると、復調後のビット誤り率が劣化する。

【0003】特に、直交周波数分割多重（OFDM：Orthogonal Frequency Division Multiplexing）方式における通信では、受信信号の周波数偏差により、サブキャリア間の周波数の直交性が崩れ、それに伴って干渉が生じ、ビット誤り率が大きく劣化する。そのため、OFDM受信機においては、特に、受信周波数偏差の除去（補正）が重要となる。

【0004】上記、OFDM方式を採用する送信機および受信機に関する文献としては、たとえば、特開平7-143097号公報（「OFDM同期復調回路」）がある。図5は、OFDM方式における従来の送信機の構成図を示すものである。図5において、100は送信データ系列であり、101は直並列変換部であり、102a、102b、…、102cはマッピング部であり、103は逆高速フーリエ変換部（IFFT：Inverse Fast Fourier transform）であり、104は並直列変換部であり、105はガードインターバル付加部である。

【0005】つぎに、上記送信機におけるOFDM信号の生成方法を説明する。まず、送信機における送信データ系列100は、直並列変換部101にてシリアル→パラレル変換される。すなわち、N（Nは整数）個のサブキャリア毎のデータ系列に並列化される。並列化されたデータ系列を受け取った各マッピング部では、たとえば、QPSK（Quaternary Phase Shift Keying）や16QAM（Quadrature Amplitude Modulation）等の変調方式で、サブキャリア単位のデータ系列を、信号点にマッピングする。

【0006】その後、逆高速フーリエ変換部103では、複数のサブキャリアの信号点を逆高速フーリエ変換し、その信号を時系列信号にする。その時系列信号を受け取った並直列変換部104では、得られる時系列信号を、直列データ列に変換する。そして、直列の時系列信号を受け取ったガードインターバル付加部105では、その時系列信号の後半の一部を複製して、その部分をガードインターバルとし、時系列信号の前に配置する。

【0007】図6は、上記の方法により生成されたOFDM信号である。なお、各マッピング部の出力以降の信号については、複素ベースバンド信号となるが、ここでは、簡単のため、I号およびQ信号に分けずに表している。

$$x(t+T) = x(t)$$

ただし、 $0 \leq t \leq T_g$ であり、Tは有効OFDMシンボル長を示すものであり、 T_g はガードインターバル長を示すものである。

【0013】ところが、たとえば、受信周波数偏差 Δf

＊る。また、ガードインターバル付加部105から出力される複素ベースバンド信号は、図示はしていないが、直交変調器等により直交変調され、送信機から出力される。

【0008】このように、OFDM方式を採用する従来の送信機においては、OFDM信号（OFDMシンボル）が、その信号の一部をガードインターバルとして付加された巡回信号となる。そのため、後述する従来の受信機においては、この性質を用いることで、受信信号の周波数偏差を検出する。

【0009】図7は、OFDM方式における従来の受信機の構成図を示すものである。図7において、110は受信信号が直交変調器（図示せず）等により直交復調された受信複素ベースバンド信号であり、111は周波数偏差検出部であり、112は周波数偏差補正部であり、113はガードインターバル除去部であり、114は直並列変換部であり、115は高速フーリエ変換部（FFT：Fast Fourier transform）であり、116a、116b、…、116cは復調部であり、117は並直列変換部である。

【0010】以下、上記受信機における受信周波数偏差の検出方法、および検出された周波数偏差の除去方法を図面に従って説明する。まず、上記受信機では、周波数偏差検出部111にて受信する複素ベースバンド信号110から、その信号の周波数偏差を検出する処理を行う。図8は、周波数偏差検出部111の内部構成を詳細に示す図である。

【0011】たとえば、図8において、121は受信複素ベースバンド信号110を1有効OFDMシンボル時間Tだけ遅延させる1シンボル遅延回路であり、122は遅延された受信複素ベースバンド信号110の複素共役を計算する複素共役演算回路であり、123は受信した複素ベースバンド信号110と複素共役演算回路122の出力を乗算する乗算回路であり、124は乗算回路123の出力をガードインターバル長にわたって記憶するレジスタであり、125はレジスタ124の出力を加算する加算回路であり、126は加算回路125の出力をシンボル毎に累算する累算回路であり、127は累算回路126による累算結果からその偏角、すなわち、周波数偏差に起因して1標本時間（ T/N ）あたりに生じる位相偏移量を取り出す偏角演算回路である。

【0012】ここで、周波数偏差検出部111における周波数偏差検出の原理について説明する。まず、雑音および受信周波数偏差がない場合、ガードインターバル内においては、以下の（1）式が成り立つ。

（1）式

がある場合には、時間Tの間に、受信信号の位相が $2\pi \Delta f T$ だけ回転するため、ガードインターバル内の信号の関係は、（2）式のようになる。

【数1】

5

6

$$X(t+T) = x(t) e^{j2\pi\Delta f T} \quad (2) \text{式}$$

【0014】従って、ガードインターバル内の受信信号を、有効OFDMシンボル長Tだけ遅延させて複素共役をとり、OFDMシンボルの末尾部分の受信信号と乗算*することにより、受信周波数偏差 Δf が検出できる。すなわち、(3)式および(4)式が成り立つ。

$$|x(t)|^2 e^{j2\pi\Delta f T} = x(t+T) \times \text{conj}\{x(t)\} \quad (3) \text{式}$$

$$\Delta f = \arg[x(t+T) \times \text{conj}\{x(t)\}] / 2\pi \quad (4) \text{式}$$

ただし、 $\text{conj}(\)$ は、括弧内の複素共役をとる関数を示すものであり、 $\arg[\]$ は、括弧内の偏角をとる関数を示すものである。なお、実際の受信信号に

は、雑音が含まれているため、ガードインターバル内

(3)式の値を積分した値、すなわち、ガードインター

$$\Delta f = \arg\left[\sum_{n=0}^{N-1} x(t+T) \times \text{conj}\{x(t)\}\right] / 2\pi$$

(5)式

【0016】以上が周波数偏差検出の原理である。なお、ここでは、加算回路125の出力が、ガードインターバルの複素相関であるが、従来の周波数検出回路111においては、それをさらに、累算回路126にてシンボル単位に加算して、検出の精度を高めている。

【0017】つぎに、上記受信機では、周波数偏差補正部112が、複素ベースバンド信号110から周波数偏差検出部111にて検出した周波数偏差を除去する処理を行う。図9は、周波数偏差補正部112の内部構成を詳細に示す図である。たとえば、図9において、131は、周波数偏差検出部111にて検出された1標本時間、すなわち、 T/N あたりの位相偏移量を累算して、受信した複素ベースバンド信号110の標本毎の位相偏移量を計算する累算回路であり、132は、累算回路131の出力する位相分だけ複素ベースバンド信号110の偏角を逆回転させる位相補正回路である。

【0018】上記のように構成される周波数偏差補正部112にて周波数偏差を除去された複素ベースバンド信号は、つぎに、ガードインターバル除去部113にてガードインターバルが除去され、さらに、直並列変換部114にてN個の時系列信号に並列化される。並列化後、高速フーリエ変換部115では、その時系列信号を高速フーリエ変換し、それぞれをN個のサブキャリアの信号に変換する。

【0019】そして、各サブキャリア単位の復調を行う復調部116a、116b、…、116cでは、たとえば、QPSKや16QAM等の変調方式に基づいて、並列化されたサブキャリア単位の信号を復調する。最後に、並直列変換部117では、サブキャリア単位の復調データを、直列のデータ系列に変換して出力する。

【0020】以上のように、従来のOFDM方式における受信機では、ガードインターバルの相関を利用し、ガードインターバル長だけ乗算器出力を累算して雑音の影響を低減させることにより、受信周波数偏差の検出を行っている。また、ここでは、ガードインターバルが、OFDMシンボルの数分の1の長さしかないので、シンボ

ル毎に相関値を累算することで検出の精度を向上させることができる。

【0021】このような方式は、たとえば、ディジタル放送のように、連続して信号が受信できる場合には適しているが、無線アクセスのようなバースト信号には適していない。理由としては、バースト通信では、受信バーストの先頭で受信周波数偏差を所要の精度で検出し、そのバースト内の信号の周波数偏差を補正して受信する必要がある、短時間で、高精度の周波数偏差検出が行わなければならないことがあげられる。

【0022】そこで、この問題の対策として、たとえば、バーストの先頭に、周波数偏差検出用の固定パターンの信号を配置する方法が提案されている。この方法に関する文献としては、たとえば、電子情報通信学会技術研究報告RCS98-21(1998年4月)に掲載された、望月伸晃ほか著の「OFDM用周波数およびシンボルタイミング同期方式」におけるOFDM受信機がある。なお、この受信機は、前述した図7に示す従来の受信機と、周波数偏差検出部111bを除いて同一の構成であるため、同一の部分については説明を省略する。

【0023】図10は、上記受信機における周波数偏差検出部111bの内部構成を詳細に示す図である。なお、図8にて説明した構成と同一の構成については、同一の符号を付して説明を省略する。また、図11は、この受信機の周波数偏差検出に用いられるOFDM信号を示す図である。このOFDM方式のバースト信号には、バーストの先頭に固定パターンの信号が配置されており、OFDMシンボルの半分の長さ、すなわち、 $T/2$ で、同じ信号が2度繰り返し配置されている。

【0024】これにより、周波数偏差検出部111bでは、受信複素ベースバンド信号110で、 $1/2$ OFDMシンボル長だけ離れた信号の相関を、 $1/2$ シンボル長にわたって計算することにより、受信信号の周波数偏差を検出できる。先に説明した周波数偏差検出部111との相違点を具体的にいうと、 $1/2$ シンボル遅延回路141が受信信号を $1/2$ シンボル長($T/2$)だけ遅

延させる点と、レジスタ124が乗算回路123の出力を $1/2$ シンボル長($T/2$)にわたって記憶し、加算回路125が $1/2$ シンボル長($T/2$)にわたる乗算結果を加算して相関をとる点と、加算回路125の出力の相関値を累算回路でシンボル単位に加算せず、先頭シンボルの相関値だけから周波数偏差を検出する点である。

【0025】従って、この受信機では、まず、バースト信号の先頭で、固定パターンのシンボルの相関をとることにより、受信信号の周波数偏差を検出する。そして、ここで検出された周波数偏差を用いて、バースト信号全体の受信周波数偏差を除去する。

【0026】

【発明が解決しようとする課題】しかしながら、上記、OFDM方式を採用する従来の受信機では、バースト信号における先頭の1シンボルの固定パターンだけから周波数偏差を求めているため、周波数偏差の検出精度が雑音の影響を受けやすく、検出した周波数偏差が正しい値からずれやすくなる、すなわち、受信ビットの誤り率が劣化する、という問題があった。

【0027】また、従来の受信機では、周波数偏差の検出および除去の方法が、上記のように、バースト信号の先頭で固定パターンのシンボルの相関をとることにより周波数偏差を検出し、ここで検出された周波数偏差を用いてバースト信号全体の周波数偏差を除去するため、周波数偏差を高い精度で検出しようとすると、検出に時間がかかる、という問題が発生し、逆に、短時間で周波数偏差を検出しようとすると、周波数偏差の検出精度が劣化して、それに伴って受信バースト全体のビット誤り率が劣化する、という問題が発生する。

【0028】本発明は、上記に鑑みてなされたものであって、受信周波数偏差の検出を比較的短時間で高精度に行うことができ、さらに、受信バースト全体のビット誤り率の劣化を防ぐことができる無線通信システム用受信機を得ること、および、その受信周波数偏差の補正方法を得ることを目的とする。

【0029】

【課題を解決するための手段】上述した課題を解決し、目的を達成するために、本発明にかかる無線通信システム用送信機にあっては、先頭に1シンボル長の固定パターンを連続して配置し、さらに、先頭シンボルから複数シンボル離れた位置に、1シンボル長の同一固定パターンを配置するバースト信号を、受信機に対して送信することを特徴とする。

【0030】この発明によれば、受信機にて、1シンボル長にわたる連続する固定パターンの相関をとることができるため、従来技術と比較して、雑音の影響を低減させることができ、さらに、周波数偏差の精度を向上させることもできる。また、受信機にて、先頭シンボルの固定パターンと、先頭シンボルから複数シンボル離れた位

置の同一固定パターンと、の相関をとることができるため、さらに雑音の影響を低減でき、それに伴って周波数偏差の精度を大幅に向上させることもできる。

【0031】つぎの発明にかかる無線通信システム用送信機にあっては、さらに前記固定パターンの他に、少なくとも一つの同一固定パターンをバースト信号内に配置することを特徴とする。

【0032】この発明によれば、連続する固定パターンおよび先頭シンボルから複数シンボル離れた固定パターンの他に、さらに少なくとも一つの同一固定パターンをバースト信号内に配置して送信する。これにより、受信機では、さらに精度の高い周波数偏差を検出可能となる。

【0033】つぎの発明にかかる無線通信システム用送信機にあっては、バースト信号全体に時間インターリーブをかけることにより、前記先頭シンボルから複数シンボル離れた位置までのバースト信号のデータと、それ以降バースト信号のデータと、が交じり合うように順番を並べ替えることを特徴とする。

【0034】この発明によれば、受信機が、並べかえられたデータを、もとにもどす処理(デインターリーブ)を行う。これにより、バーストの前半に集中する可能性のあるビット誤りが、バースト全体に分散されることになり、誤り訂正符号の復号処理における誤り訂正能力の劣化を防ぐことができる。

【0035】つぎの発明にかかる無線通信システム用受信機にあっては、先頭に1シンボル長の固定パターンが連続して配置され、さらに、先頭シンボルから複数シンボル離れた位置に1シンボル長の同一固定パターンが配置されたバースト信号を入力し、先頭シンボルを1シンボル長だけ遅延させ、その後、二つの連続する固定パターンを用いて1シンボル長にわたる相関をとることにより、周波数偏差を検出する第1の周波数偏差検出手段(後述する実施の形態の第1の周波数偏差検出部1aに相当)と、前記バースト信号から、前記第1の周波数偏差検出手段にて検出された周波数偏差を除去する第1の周波数偏差除去手段(第1の周波数偏差補正部2aに相当)と、前記第1の周波数偏差除去手段にて除去されたバースト信号を入力し、先頭シンボルを前記複数シンボル離れた固定パターンまで遅延させ、その後、二つの固定パターンを用いて1シンボル長にわたる相関をとることにより、残留周波数偏差を検出する第2の周波数偏差検出手段(第2の周波数偏差検出部1bに相当)と、前記第1の周波数偏差除去手段にて除去されたバースト信号から、前記第2の周波数偏差検出手段にて検出された残留周波数偏差を除去する第2の周波数偏差除去手段(第2の周波数偏差補正部2bに相当)と、を備えることを特徴とする。

【0036】この発明によれば、1シンボル長にわたる連続する固定パターンの相関をとることができるため、

従来技術と比較して、雑音の影響を低減させることができ、さらに、周波数偏差の検出精度を向上させることができる。これにより、受信周波数偏差の検出を比較的短時間で高精度に行うことができ、精度のよい周波数偏差の除去が可能となる。また、先頭シンボルの固定パターンと、先頭シンボルから複数シンボル離れた位置の同一固定パターンと、の相関をとることができるため、さらに雑音の影響を低減でき、それに伴って周波数偏差の精度を大幅に向上させることもできる。これにより、さらに精度のよい周波数偏差の除去が可能となる。

【0037】つぎの発明にかかる無線通信システム用受信機にあっては、前記第2の周波数偏差検出手段および前記第2の周波数偏差除去手段の組み合わせを、少なくとも一つ備えることにより、前記固定パターンに加えてさらに少なくとも1つの以外の同一固定パターンが配置されたバースト信号を受信した場合に、さらに残留する周波数偏差を検出し、その後、受信した信号からその残留周波数偏差を除去することを特徴とする。

【0038】この発明によれば、連続する固定パターンおよび先頭シンボルから複数シンボル離れた固定パターンの他に、少なくとも一つの同一固定パターンを配置したバースト信号を受信することにより、さらに精度の高い周波数偏差を検出可能となる。

【0039】つぎの発明にかかる無線通信システム用受信機にあっては、前記周波数偏差が除去され、さらに復調されたデータ列を、バースト信号全体にわたりデインターリーブすることにより、データの並び替えを行う並び替え手段（後述する実施の形態のデインターリーブ8に相当）と、前記並び替え手段にて分散された誤りを訂正する誤り訂正手段（誤り訂正復号部9に相当）と、をさらに備えることを特徴とする。

【0040】この発明によれば、送信機にて並べかえられたデータを、もとにもどす処理（デインターリーブ）を行う。これにより、バーストの前半に集中する可能性のあるビット誤りが、バースト全体に分散されることになり、誤り訂正符号の復号処理における誤り訂正能力の劣化を防ぐことができる。すなわち、受信バースト全体のビット誤り率の劣化を防ぐことができる。

【0041】つぎの発明にかかる受信周波数偏差の補正方法にあっては、先頭に1シンボル長の固定パターンが連続して配置され、さらに、先頭シンボルから複数シンボル離れた位置に1シンボル長の同一固定パターンが配置されたバースト信号を入力し、先頭シンボルを1シンボル長だけ遅延させ、その後、二つの連続する固定パターンを用いて1シンボル長にわたる相関をとることにより、周波数偏差を検出する第1のステップと、前記バースト信号から、前記第1のステップにて検出された周波数偏差を除去する第2のステップと、前記第1のステップにて除去されたバースト信号を入力し、先頭シンボルを前記複数シンボル離れた固定パターンまで遅延させ、

その後、二つの固定パターンを用いて1シンボル長にわたる相関をとることにより、残留周波数偏差を検出する第3のステップと、前記第2のステップにて除去されたバースト信号から、前記第3のステップにて検出された残留周波数偏差を除去する第4のステップと、を含むことを特徴とする。

【0042】この発明によれば、1シンボル長にわたる連続する固定パターンの相関をとることができるため、従来技術と比較して、雑音の影響を低減させることができる。これにより、受信周波数偏差の検出を比較的短時間で高精度に行うことができ、精度のよい周波数偏差の除去が可能となる。また、先頭シンボルの固定パターンと、先頭シンボルから複数シンボル離れた位置の同一固定パターンと、の相関をとることができるため、さらに雑音の影響を低減でき、それに伴って周波数偏差の精度を大幅に向上させることもできる。これにより、さらに精度のよい周波数偏差の除去が可能となる。

【0043】つぎの発明にかかる受信周波数偏差の補正方法にあっては、前記第3のステップおよび前記第4のステップの組み合わせを、少なくとも一つ含むことにより、前記固定パターンに加えてさらに少なくとも1つの同一固定パターンが配置されたバースト信号を受信した場合に、さらに残留する周波数偏差を検出し、その後、受信した信号からその残留周波数偏差を除去することを特徴とする。

【0044】この発明によれば、連続する固定パターンおよび先頭シンボルから複数シンボル離れた固定パターンの他に、さらに少なくとも一つの同一固定パターンを配置したバースト信号を受信することにより、さらに精度の高い周波数偏差を検出可能となる。

【0045】つぎの発明にかかる受信周波数偏差の補正方法にあっては、前記周波数偏差が除去され、さらに復調されたデータ列を、バースト信号全体にわたりデインターリーブすることにより、データの並び替えを行う並び替えステップと、前記並び替えステップにて分散された誤りを訂正する誤り訂正ステップと、をさらに含むことを特徴とする。

【0046】この発明によれば、送信機にて並べかえられたデータを、もとにもどす処理（デインターリーブ）を行う。これにより、バーストの前半に集中する可能性のあるビット誤りが、バースト全体に分散されることになり、誤り訂正符号の復号処理における精度劣化を防ぐことができる。すなわち、受信バースト全体のビット誤り率の劣化を防ぐことができる。

【0047】

【発明の実施の形態】以下に、本発明にかかる無線通信システム用送信機および受信機、ならびに受信周波数偏差の補正方法、の実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定さ

れるものではない。

【0048】たとえば、OFDM方式を採用する本発明にかかる送信機は、前述した従来技術と同様、直並列変換部101と、マッピング部102a、102b、…、102cと、逆高速フーリエ変換部（IFFT：Inverse Fast Fourier transform）103と、並直列変換部104と、ガードインターバル付加部105と、から構成される。

【0049】図1は、本発明にかかる送信機にて生成されるOFDM信号のバーストフォーマットである。以下、上記送信機におけるOFDM信号の生成方法を説明する。まず、送信機における送信データ系列100は、従来同様、直並列変換部101にてN（Nは整数）個のサブキャリア毎のデータ系列に並列化される。並列化されたデータ系列を受け取った各マッピング部では、たとえば、QPSK（Quaternary Phase Shift Keying）や16QAM（Quadrature Amplitude Modulation）等の変調方式で、サブキャリア単位のデータ系列を信号点にマッピングする。

【0050】その後、逆高速フーリエ変換部103では、複数のサブキャリアの信号点を逆高速フーリエ変換し、その信号を時系列信号にする。その時系列信号を受け取った並直列変換部104では、得られる時系列信号を直列データ列に変換し、そして、直列の時系列信号を受け取ったガードインターバル付加部105では、その時系列信号の後半の一部を複製してその部分をガードインターバルとし、時系列信号の前に配置する。この信号に対し、図示しない固定パターン付加部では、複数の固定パターンを時系列信号の所定位置に配置する。

【0051】その結果、本発明にかかる送信機が送信するOFDM信号は、受信バーストの先頭に1シンボル長の固定パターンが2シンボル連続して配置され、また、中央部にも、すなわち、先頭シンボルからn（nは整数）シンボル離れた位置にも、1シンボル長の同一固定パターンが配置され、さらにこれらの他に、バースト信号内において同一の固定パターンが複数個配置されている。

【0052】なお、各マッピング部の出力以降の信号については、複素ベースバンド信号となるが、ここでは、簡単のため、I信号およびQ信号に分けずに表している。また、ガードインターバル付加部105から出力される複素ベースバンド信号は、図示はしていないが、直交変調器等により直交変調され、送信機から出力される。

【0053】つぎに、OFDM方式を採用する本発明にかかる受信機の構成、および受信周波数偏差の検出方法ならびに検出された周波数偏差の除去方法、を図面に従って説明する。なお、本発明にかかる受信機においては、上記OFDM信号の性質を用いて、受信周波数偏差を検出することになる。

【0054】図2は、本発明にかかる受信機の構成を示すものである。図2において、10は受信信号が直交変調器（図示せず）等により直交復調された受信複素ベースバンド信号であり、1aは第1の周波数偏差検出部であり、1bは第2の周波数偏差検出部であり、2aは周波数偏差補正部であり、2bは周波数偏差補正部であり、3はガードインターバル除去部であり、4は直並列変換部であり、5は高速フーリエ変換部（FFT：Fast Fourier transform）であり、6a、6b、…6cは復調部であり、7は並直列変換部であり、8はデインターリーバであり、9は誤り訂正復号部である。なお、ガードインターバル除去部3、直並列変換部4、高速フーリエ変換部5、復調部6a、6b、…6c、および並直列変換部7については、前述した従来技術と同様のため、その説明を省略する。

【0055】まず、本発明にかかる受信機では、第1の周波数偏差検出部1aが、受信複素ベースバンド信号10における1シンボル長だけ離れた信号、すなわち、図1に示す先頭の同一固定パターンどうしの相関を、1シンボル長にわたって計算することにより、受信周波数偏差を検出する。

【0056】ここで、本発明の第1の周波数偏差検出部1aの動作を説明する。図3は、本発明の第1の周波数偏差検出部1aの内部構成を詳細に示す図である。たとえば、図3において、11は受信複素ベースバンド信号10を1シンボル時間Tだけ遅延させる1シンボル遅延回路であり、12は遅延された受信複素ベースバンド信号10の複素共役を計算する複素共役演算回路であり、13は受信した複素ベースバンド信号10と複素共役演算回路12の出力を乗算する乗算回路であり、14は乗算回路13の出力を1シンボル長にわたって記憶するレジスタであり、15はレジスタ14の出力を加算して相関をとる加算回路であり、16は加算回路15から出力される先頭シンボルの相関値から偏角、すなわち、周波数偏差に起因して1標本時間（ T/N ）あたりに生じる位相偏移量を取り出す偏角演算回路である。

【0057】このように、本発明の第1の周波数偏差検出部1aでは、1シンボル遅延回路11が受信信号を1シンボル長（T）だけ遅延させることと、レジスタ14が乗算回路13の出力を1シンボル長（T）にわたって記憶し、加算回路15が1シンボル長（T）にわたる乗算結果を加算して相関をとることに、特徴がある。すなわち、図2に示す第1の周波数偏差検出部1aにて検出される周波数偏差が、1シンボル長にわたって乗算結果を加算し、さらに相関をとった結果から求められているため、第1の周波数偏差検出部1aでは、従来技術（図10に示す）と比較して、2倍の数のデータを加算していることになる。

【0058】従って、第1の周波数偏差検出部1aでは、受信信号に雑音が含まれる場合でも、多数のデータ

を加算することができるため、その雑音の影響を低減させることができ、さらに、周波数偏差の精度を向上させることもできる。すなわち、バーストの先頭で推定する周波数偏差が、従来技術にて推定される周波数偏差に比べて正確な値となる。

【0059】そして、本発明にかかる受信機では、第1の周波数偏差補正部2aが、第1の周波数検出部1aにて検出した周波数偏差を用いて、バースト信号内におけるnシンボル離れたつぎの固定パターンまでの周波数偏差を除去する。

【0060】つぎに、受信機では、第2の周波数偏差検出部1bが、周波数偏差が大まかに除去された受信複素ベースバンド信号（先に説明した第1の周波数偏差補正部2aの動作参照）を用いて、nシンボル長だけ離れた信号の相関を1シンボル長にわたって計算することにより、第1の周波数偏差補正部2aにて出力する受信複素ベースバンド信号の残留周波数偏差を検出する。

【0061】ここで、本発明の第2の周波数偏差検出部1bの動作を説明する。図4は、本発明の第2の周波数偏差検出部1bの内部構成を詳細に示す図である。なお、先に説明した第1の周波数偏差検出部1aと同一の構成については、同一の符号を付して説明を省略する。図4において、11aは第1の周波数偏差補正部2aからの複素ベースバンド信号をnシンボル時間(nT)だけ遅延させるnシンボル遅延回路である。

【0062】バースト信号の(n+1)シンボル目、すなわち、先に説明した先頭の固定パターンからnシンボル離れた位置には、先頭の固定パターンと同一の1シンボル長の固定パターンが配置されており、第2の周波数偏差検出部1bでは、バースト信号の(n+1)シンボル目の固定パターンと、バースト信号の先頭シンボルの固定パターンと、の相関を利用して周波数偏差を検出する。

【0063】このように、第2の周波数偏差検出部1bでは、第1の周波数偏差補正部2aにて周波数偏差が大まかに除去された受信信号をnシンボルだけ遅延させることにより、先頭シンボルからnシンボルだけ離れたシンボル（固定パターン）との相関をとり、周波数偏差を検出している。そのため、受信信号の位相は、たとえば、残留受信周波数偏差が Δf である場合、nシンボル時間nTの間に、 $2n\pi\Delta fT$ だけ回転することになる。すなわち、第2の周波数偏差検出部1では、第1の周波数偏差検出部1aのn倍の間隔で位相回転を検出し、n倍の精度で周波数偏差を検出することができるようになる。

【0064】これにより、第2の周波数偏差検出部1bでは、第1の周波数偏差検出部1aに比べ、雑音の影響を $1/n$ に低減でき、それに伴って周波数偏差の精度を大幅に向上させることができる。すなわち、第2の周波数偏差検出部1bにおいてバーストの中央で推定する周

波数偏差は、さらに正確な値となる。

【0065】そして、本発明にかかる受信機では、第2の周波数偏差補正部2bが、第2の周波数検出部1bにて検出した周波数偏差を用いて、バースト信号内の(n+1)シンボル目以降の周波数偏差を除去する。

【0066】上記のように二つの周波数偏差補正部にて周波数偏差を除去された複素ベースバンド信号は、つぎに、ガードインターバル除去部3にてガードインターバルを除去され、さらに、直並列変換部4にてN個の時系列信号に並列化される。並列化後、高速フーリエ変換部5では、その時系列信号を高速フーリエ変換し、それぞれをN個のサブキャリアの信号に変換する。

【0067】そして、各サブキャリア単位の復調を行う復調部116a、116b、…、116cでは、たとえば、QPSKや16QAM等の変調方式に基づいて、並列化されたサブキャリア単位の信号を復調し、復調後、並直列変換部117では、サブキャリア単位の復調データを、直列のデータ系列に変換して出力する。

【0068】しかしながら、上述の周波数偏差の検出方法および補正方式において、バースト信号のnシンボル目までは、バースト信号の先頭シンボルを用いて検出した精度の劣る周波数偏差（すなわち、第1の周波数偏差検出部1aで検出した周波数偏差に相当）で補正を行うので、受信誤り率が(n+1)シンボル目以降に比べて劣る可能性がある。

【0069】そこで、本発明にかかる受信機においては、送信データ系列を誤り訂正符号化して伝送する場合には、バースト全体で時間インターリーブをかけ、nシンボル目までの比較的誤りの多い受信データと、(n+1)シンボル目以降の比較的誤りの少ない受信データと、が交じり合うように、順番を並べ替える。すなわち、送信機にてインターリーブをかけて送信する。

【0070】図2に示すデインターリーブ8および誤り訂正復号部9は、上記のように並べかえられたデータを、もとにもどす処理を行うための構成である。たとえば、デインターリーブ8では、並直列変換部7から出力される復調データ列をバーストにわたって蓄積し、ビット順の並び替え（デインターリーブ）を行う。これにより、バーストの前半に集中する可能性のあるビット誤りが、バースト全体に分散されることになる。また、誤り訂正復号部9では、デインターリーブ8にて分散した誤りを訂正する。これにより、ビット誤りの集中により生ずる、誤り訂正符号の複合処理の精度劣化を防ぐことができる。

【0071】以上、本実施の形態においては、周波数偏差を検出するための固定パターンを、受信バーストの先頭に2シンボル連続して配置するようにしていたが、これに限らず、たとえば、途中の2シンボルでもよく、さらに、2シンボル連続する必要もない。

【0072】また、本実施の形態においては、本発明に

かかる受信機をOFDM受信機としたが、OFDM方式を採用する受信機だけに限らず、この受信機は、たとえば、シングルキャリア方式の受信機にも適用可能である。さらに、第1の周波数偏差検出部1aおよび第2の周波数偏差補正部1bを増やすことにより、3回以上にわたって周波数偏差を検出することとしてもよい。

【0073】

【発明の効果】以上、説明したとおり、本発明によれば、受信機にて、1シンボル長にわたる連続する固定パターンの相関をとることができるため、従来技術と比較して、雑音の影響を低減させることができ、さらに、周波数偏差の精度を向上させることもできる、という効果を奏する。また、受信機にて、先頭シンボルの固定パターンと、先頭シンボルから複数シンボル離れた位置の同一固定パターンと、の相関をとることができるため、さらに雑音の影響を低減でき、それに伴って周波数偏差の精度を大幅に向上させることもできる、という効果を奏する。

【0074】つぎの発明によれば、連続する固定パターンおよび先頭シンボルから複数シンボル離れた固定パターンの他に、さらに少なくとも一つの同一固定パターンをバースト信号内に配置して送信する。これにより、受信機では、さらに精度の高い周波数偏差を検出可能となる、という効果を奏する。

【0075】つぎの発明によれば、受信機が、並べかえられたデータを、もとにもどす処理（デインターリーブ）を行う。これにより、バーストの前半に集中する可能性のあるビット誤りが、バースト全体に分散されることになり、誤り訂正符号の複合処理における精度劣化を防ぐことができる、という効果を奏する。

【0076】つぎの発明によれば、1シンボル長にわたる連続する固定パターンの相関をとることができるため、従来技術と比較して、雑音の影響を低減させることができ、さらに、周波数偏差の検出精度を向上させることができる。これにより、受信周波数偏差の検出を比較的短時間で高精度に行うことができ、精度のよい周波数偏差の除去が可能となる、という効果を奏する。また、先頭シンボルの固定パターンと、先頭シンボルから複数シンボル離れた位置の同一固定パターンと、の相関をとることができるため、さらに雑音の影響を低減でき、それに伴って周波数偏差の精度を大幅に向上させることもできる。これにより、さらに精度のよい周波数偏差の除去が可能となる、という効果を奏する。

【0077】つぎの発明によれば、連続する固定パターンおよび先頭シンボルから複数シンボル離れた固定パターンの他に、さらに少なくとも一つの同一固定パターンを配置したバースト信号を受信することにより、さらに精度の高い周波数偏差を検出可能となる、という効果を奏する。

【0078】つぎの発明によれば、送信機にて並べかえ

られたデータを、もとにもどす処理（デインターリーブ）を行う。これにより、バーストの前半に集中する可能性のあるビット誤りが、バースト全体に分散されることになり、誤り訂正符号の複合処理における精度劣化を防ぐことができる。すなわち、受信バースト全体のビット誤り率の劣化を防ぐことができる、という効果を奏する。

【0079】つぎの発明によれば、1シンボル長にわたる連続する固定パターンの相関をとることができるため、従来技術と比較して、雑音の影響を低減させることができ、さらに、周波数偏差の検出精度を向上させることができる。これにより、受信周波数偏差の検出を比較的短時間で高精度に行うことができ、精度のよい周波数偏差の除去が可能となる、という効果を奏する。また、先頭シンボルの固定パターンと、先頭シンボルから複数シンボル離れた位置の同一固定パターンと、の相関をとることができるため、さらに雑音の影響を低減でき、それに伴って周波数偏差の精度を大幅に向上させることもできる。これにより、さらに精度のよい周波数偏差の除去が可能となる、という効果を奏する。

【0080】つぎの発明によれば、連続する固定パターンおよび先頭シンボルから複数シンボル離れた固定パターンの他に、さらに少なくとも一つの同一固定パターンを配置したバースト信号を受信することにより、さらに精度の高い周波数偏差を検出可能となる、という効果を奏する。

【0081】つぎの発明によれば、送信機にて並べかえられたデータを、もとにもどす処理（デインターリーブ）を行う。これにより、バーストの前半に集中する可能性のあるビット誤りが、バースト全体に分散されることになり、誤り訂正符号の複合処理における精度劣化を防ぐことができる。すなわち、受信バースト全体のビット誤り率の劣化を防ぐことができる、という効果を奏する。

【図面の簡単な説明】

【図1】 本発明にかかる送信機にて生成されるOFDM信号のバーストフォーマットを示す図である。

【図2】 OFDM方式を採用する本発明にかかる受信機の構成を示す図である。

【図3】 第1の周波数偏差検出部1aの内部構成を詳細に示す図である。

【図4】 第2の周波数偏差検出部1bの内部構成を詳細に示す図である。

【図5】 OFDM方式における従来の送信機の構成を示す図である。

【図6】 OFDM信号を示す図である。

【図7】 OFDM方式における従来の受信機の構成を示す図である。

【図8】 従来における周波数偏差検出部の内部構成を詳細に示す図である。

17

18

【図9】 従来における周波数偏差補正部の内部構成を詳細に示す図である。

【図10】 図8とは異なる従来における周波数偏差検出部の内部構成を詳細に示す図である。

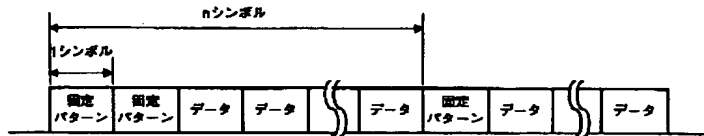
【図11】 図6とは異なるOFDM信号を示す図である。

【符号の説明】

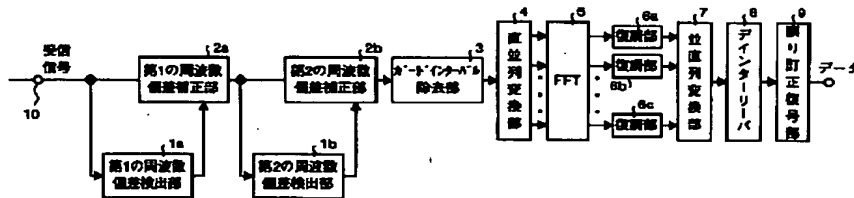
*

* 1 a 第1の周波数偏差検出部、1 b 第2の周波数偏差検出部、2 a 第1の周波数偏差補正部、2 b 第2の周波数偏差補正部、3 ガードインターバル除去部、4 直並列変換部、5 高速フーリエ変換部、6 a、6 b、6 c 復調部、7 並直列変換部、8 デインターリーバ、9 誤り訂正復号部。

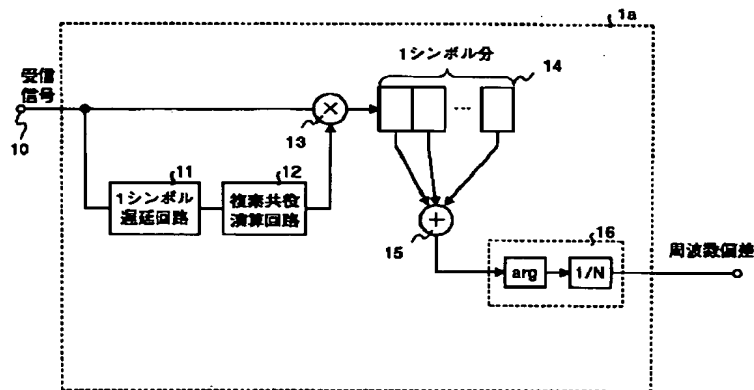
【図1】



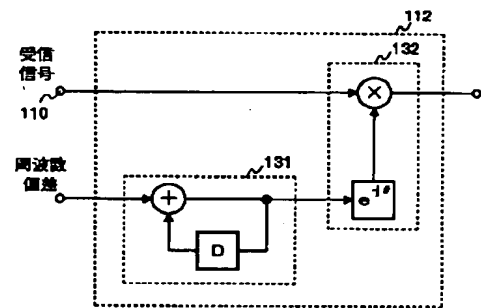
【図2】



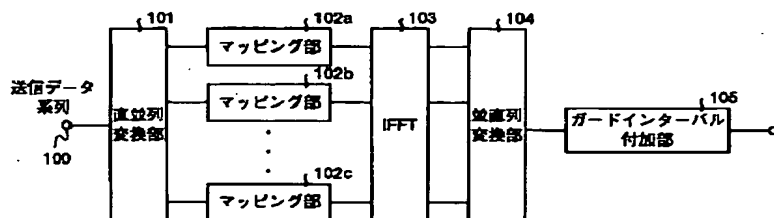
【図3】



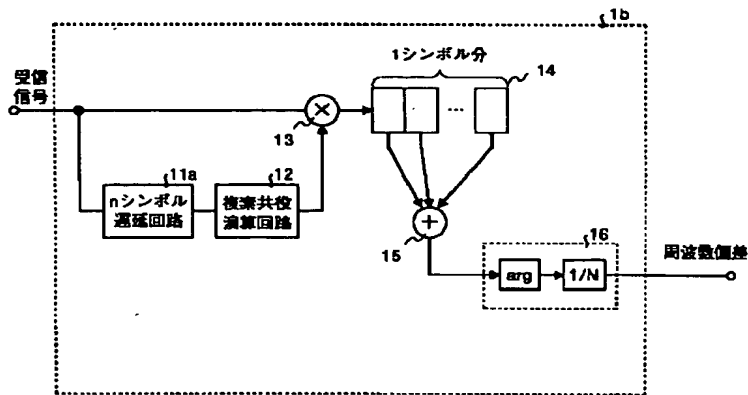
【図9】



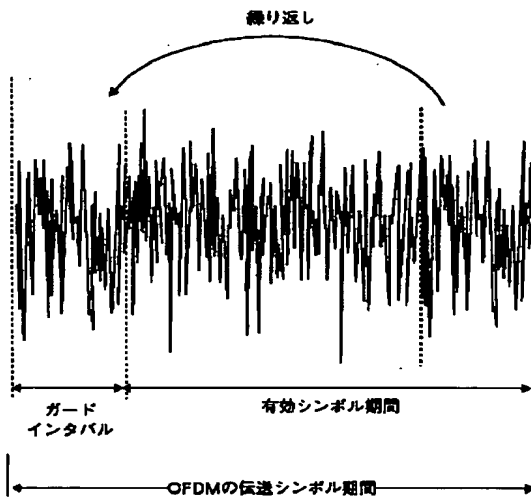
【図5】



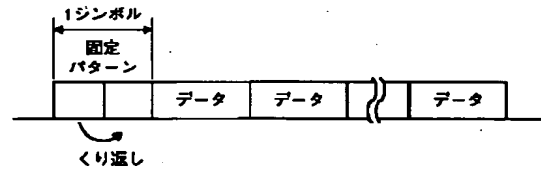
【図4】



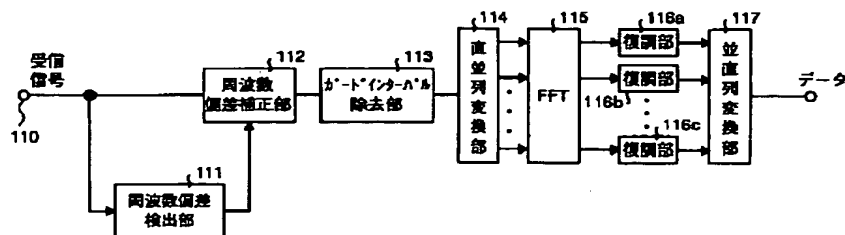
【図6】



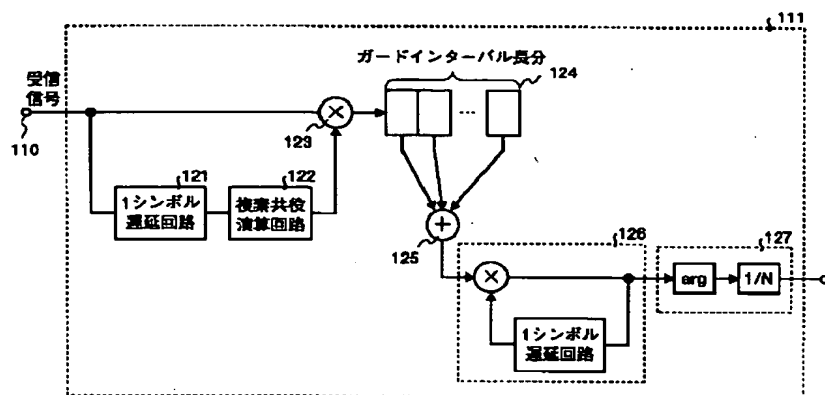
【図11】



【図7】



【図8】



【図10】

